



FUNDAMENTO PARA EL DISEÑO DE SISTEMAS CON MICROPROCESADORES

Especialista en contenido:	ING. JESÚS ARAQUE	AUTORIZADO POR VICE RECTORADO ACADÉMICO (FIRMA Y SELLO)
Fecha de elaboración:	SEPTIEMBRE, 1993	
Elaborado por:	LIC. GRETTY LEAL	

DESCRIPCIÓN DEL PROGRAMA

El programa está dividido en áreas:

I Conceptos Básicos

II Componentes básicos del computador

III Nivel Lógica / digital

IV Nivel de Microprogramación

V Nivel Máquina Convencional

VI Nivel de Sistema Operativo

VII Arquitectura Máquinas Avanzadas

MODALIDAD Y ESTRATEGIA DE ENSEÑANZA

La forma de transmitir el contenido programático estará basado en clases teóricas con aplicaciones prácticas a través del desarrollo de talleres, proyectos de aplicación, y/o laboratorio.

El docente debe hacer dinámica su clase, valiéndose de recursos audiovisuales, diapositivas, uso del computador.

ESTRATEGIA DE ESTUDIO

El estudiante requiere conocimiento de arquitectura del computador, ensambladores, programación y una fuerte base en C.Digital y Sistemas Operativos. Así como también deberá prestar atención a sus clases teórico/prácticas, revisar libros textos recomendados con la finalidad de investigar.

OBJETIVO TERMINAL DE LA ENSEÑANZA

Al finalizar el programa el estudiante deberá estar preparado para la aplicación de los conocimientos adquiridos en clase y/o investigaciones, en el desarrollo por parte de los estudiantes de aplicaciones reales.

UNIDAD I	OBJETIVO TERMINAL DE UNIDAD
INTRODUCCIÓN A SISTEMAS	AL FINALIZAR LA UNIDAD, EL ALUMNO ESTARÁ EN CAPACIDAD DE RECONOCER LOS LENGUAJES, NIVELES Y MÁQUINAS VIRTUALES, COMO DE DIFERENCIAR LA ARQUITECTURA DE LOS COMPUTADORES DE DIFERENTES GENERACIONES.
DURACIÓN	
1 SEMANA	
EVALUACIÓN	
ESTRATEGIA DE INSTRUCCIÓN	
Clases teóricas con ejemplos ilustrativos de los conceptos: Revisión de Bibliografía.	
OBJETIVOS ESPECÍFICOS	
- Presentar una retrospectiva histórica de la arquitectura de computadoras, evolución, cambios y avances. - Conocer los avances de las máquinas multiniveles.	
CONTENIDOS	
0- Introducción 1- Lenguajes, niveles y máquinas virtuales. 2- Cronología histórica de la arquitectura de computadores. 2.1 Generación Cero 2.2 Generación Bulbo 2.3 Generación Transistores 2.4 Generación Circuitos Integrados 2.5 Generación cuarta (computadores personales / VLSI 2.6 Familia Intel 2.7 Familia Motorola	

UNIDAD II	OBJETIVO TERMINAL DE UNIDAD
COMPONENTES BÁSICOS	AL FINALIZAR LA UNIDAD EL ALUMNO DEBERÁ ESTAR FAMILIARIZADO CON LOS COMPONENTES BÁSICOS DEL COMPUTADOR, PROCESADORES, MEMORIA, DISPOSITIVOS ENTRADA Y SALIDA.
DURACIÓN	
1 SEMANA	
EVALUACIÓN	
ESTRATEGIA DE INSTRUCCIÓN	
Clases Teórica, Ejercitación.	
OBJETIVOS ESPECÍFICOS	
1. Describir la operación de los procesadores. 2. Conocer las técnicas de manejo de memoria. 3. Describir las operaciones de entrada / salida.	
CONTENIDOS	
1. Procesadores 1.1 Ejecución de las instrucciones 1.2 Organización del CPU 1.3 Ejecución de instrucciones en paralelo 2. Memorias 2.1 Direcciones y ordenamiento de bytes. 2.2 Códigos de corrección. 2.3 Memoria Secundaria. 3. Dispositivos de entrada/ módems, ratones, impresoras.	

UNIDAD III	OBJETIVO TERMINAL DE UNIDAD
LOGICA/DIGITAL	AL FINALIZAR LA UNIDAD EL ALUMNO ESTARÁ EN LA CAPACIDAD DE CONOCER LA ORGANIZACIÓN DE LAS MEMORIAS, LOS BUSES DE COMPUTADORAS Y RECONOCER COMO TRABAJA UN CLON TÍPICO DE UNA PC
DURACIÓN	
2 SEMANAS	
EVALUACIÓN	
ESTRATEGIA DE INSTRUCCIÓN	
Clases teóricas y Ejercicios.	
OBJETIVOS ESPECÍFICOS	
- Describir la organización de las memorias. - Microprocesadores y buses. - Establecer diferencias entre microprocesadores y buses estudiadas. - Interconexiones.	
CONTENIDOS	
- Organización y propiedades de las memorias - Microprocesadores - Buses de computadoras / sincrónicos / asincrónicos - Arbitraje del bus/ manejo de interrupciones - Ejemplos de microprocesadores 5.1 Intel 8088/286/386 5.2 Motorola 68000/68020/68030 6. Ejemeplos de buses I.B.M PC / AT,VME 7. Interconexiones / CHIP E/S 8. Decodificación de direcciones	

UNIDAD IV	OBJETIVO TERMINAL DE UNIDAD
MICROPROGRAMACIÓN	AL FINALIZAR LA UNIDAD EL ALUMNO DEBERÁ CONOCER: ¿CÓMO EL MICROPROGRAMA CONTROLA LOS COMPONENTES DEL HARDWARE E INTERPRETA EL NIVEL DE MAQUINA CONVENCIONAL.
DURACIÓN	
3 SEMANAS	
EVALUACIÓN	
ESTRATEGIA DE INSTRUCCIÓN	
Clases teóricas, Ejercitación, Trabajos Prácticos.	
OBJETIVOS ESPECÍFICOS	
- Estudiar una micro arquitectura típica - Estudiar macro arquitectura típica - Estudiar basado en el ejemplo de la Microprogramación - Diseño del nivel de programación.	
CONTENIDOS	
- Micro arquitectura típica / trayectoria de datos - Micro Instrucciones cronología / secuencia. - Macro arquitectura pilas/ juegos de instrucciones - Microprogramación leng. Microensamblador / microprogramas - Microprogramación vertical / horizontal - Nanoprogramación / mejora del rendimiento, proceso en línea memoria caché - Microarquitectura Intel / 8088/ Motorola 68000	

UNIDAD V	OBJETIVO TERMINAL DE UNIDAD
MAQUINA CONVENCIONAL	AL FINALIZAR LA UNIDAD EL ALUMNO ESTARÁ FAMILIARIZADO CON EL NIVEL MÁQUINA CONVENCIONAL Y CON SU ARQUITECTURA CORRESPONDIENTE.
DURACIÓN	
4 SEMANAS	
EVALUACIÓN	
ESTRATEGIA DE INSTRUCCIÓN	
Clase Teórica. Ejercicios, Talleres	
OBJETIVOS ESPECÍFICOS	
- Nivel maquina convencional - Estudiar los diferentes direccionamientos - Estudiar y analizar los diferentes tipos de instrucción - Flujo de control	
CONTENIDOS	
- Familia Intel 8088/286/386 y Motorola 68000/68020/68030 - Criterios de diseño de formatos de instrucción - Código de operaciones con extensión - Direccionamiento inmediato / directo / registros/ indirectos/ pila/ indexación - Instrucciones de movimiento de datos/ operaciones binarias unarias, comparación y saltos condicionales control de interacción, entrada y salida. - Flujo de control secuencial y saltos - Procedimientos, corrutinas, desvíos, interrupciones	

UNIDAD VI	OBJETIVO TERMINAL DE UNIDAD
MAQUINA SIST. OPERATIVO	AL FINALIZAR LA UNIDAD EL ALUMNO ESTARÁ EN CAPACIDAD DE RECONOCER LA ORGANIZACIÓN DE LA MEMORIA Y LOS MECANISMOS DE CONTROL PRESENTES EN EL NIVEL MAQUINA DEL SISTEMA OPERATIVO
DURACIÓN	
1 SEMANA	
EVALUACIÓN	
ESTRATEGIA DE INSTRUCCIÓN	
Clases teóricas, Ejercitación Demostrativa.	
OBJETIVOS ESPECÍFICOS	
- Memoria Virtual - Instrucciones Virtuales de E/S - Instrucciones Virtuales Procesamientos Paralelo	
CONTENIDOS	
- Memoria virtual Multics / Intel/ 80386/ Motorola 6830 - Implementación de las instrucciones virtuales E/S, instrucciones manejo de directorio. - Creación de procesos, condiciones carrera, sincronización mediante semáforos. - Comparaciones Unix / os 2	

UNIDAD VII	OBJETIVO TERMINAL DE UNIDAD
ARQUITECTURA AVANZADAS	AL FINALIZAR LA UNIDAD EL ALUMNO ESTARÁ PREPARADO PARA RECONOCER LAS ARQUITECTURAS AVANZADAS DE LA MAQUINA COMO TAMBIÉN LAS CARACTERISTICAS DE CADA TIPO SEGÚN SU EVOLUCIÓN
DURACIÓN	
3 SEMANAS	
EVALUACIÓN	
ESTRATEGIA DE INSTRUCCIÓN	
OBJETIVOS ESPECÍFICOS	
1. Reconocer la máquina RISC 2. Conocer la evolución de la máquina 3. Descripción de arquitectura en paralelo 4. Computadores Vectoriales	
CONTENIDOS	
• Evolución y principio de diseño de la máquina RISC, uso de registros. • Diferencias RISC/ SPARC, RISC/MIPS • Descripción arquitecturas en paralelo, computadores, MIMD • Multiprocesadores de memoria basada en buses • Multiprocesadores MIMD de memoria compartida • Computadores SIMD en paralelo • Computadoras Vectoriales / flujo de datos.	

BIBLIOGRAFÍA

Libro Texto:

Tanenbaum Andrés S "Organización De Computadoras Un Enfoque Estructurado" Tercera Edición, 1992.

Editorial: Prentice – Hall International.

Referencias:

1. Pligrim "Buil, Your Own Computer" Editorial Tab
2. Wolfe "Computer Pericherals That You Can Buil" Editorial Tab. 2da. Edición.